

# ZU9CG

Xilinx ULTRASCALE+ MPSOC

Development Board

User Manual

## Table of Contents

- 1. 보드 소개
  - 1.1 보드설명
  - 1.2 보드사양
  - 1.3 전기적사양
  - 1.4 제품구성
- 2. 보드 구성도
  - 2.1 보드사진
  - 2.2 보드블럭도
- 3. H/W 회로 설명
  - 3.1 ADC 회로
  - 3.2 DAC 회로
  - 3.3 JTAG 회로
  - 3.4 Serial Port 회로
  - 3.5 USB 회로
  - 3.6 MicroSD 회로
  - 3.7 Ethernet 회로
  - 3.8 전원 회로
  - 3.9 콘넥터 핀 사양

# 1. 보드 소개

## 1.1 보드설명

- Xilinx 사의 FPGA(XCZU9CG-FFVC900)를 이용한 개발 보드
- Xilinx 사의 호환 JTAG을 이용하여 프로그램을 다운로드 가능
- TI사의 ADC34J24 4채널 12Bit 사용과 JESD204B 인터페이스를 적용
- Microchip사의 USB3320 사용으로 USB2.0 인터페이스 적용
- Marvell 사의 88E1512 사용으로 10/100/1000Mbps 이더넷 적용
- Analog Device 사의 AD9767 2채널 14Bit 사용과 Dual Digital Interface 적용
- 외부 전원 12V/3A 입력 적용

## 1.2 보드사양

### 가. 하드웨어 사양

- FPGA Xilinx XCZU9CG-FFVC900AAZ
- DDR4-2400 (17-17-17) SDRAM K4A8G165WB-BIRC 96FBGA
- FPGA Configuration Serial NOR Flash Memory MT25QU512ABB
- 8bit LED, FPGA\_DONE 표시 LED
- 8bit Digital IO (2x4 Pin Header, 2.54mm)
- 보드 사이즈: 117(W) x 125(H) x 1.6(T) mm
- JESD204 8ch, 33.33MHz OSC
- 전원 콘넥터 DC-005(2.0Ø)

### 나. CPU 소프트웨어

- BareMetal, Linux, Third-Party Software 지원  
(UG1137 - Zynq UltraScale+ MPSoC Software Developer Guide 참고)

### 다. FPGA HDL Example

- ADC -> DAC Bypass Example Code
  - System Verilog 사용.
  - GTH 2.5Gbps 8채널 사용.

- TI JESD204 IP 사용 (IP는 TI 에서 다운받을 수 있음)
- ADC 8채널, DAC 2채널 지원
- 125Mbps ADC, DAC 샘플링 클럭
- FreeRTOS 지원
- Serial Terminal을 이용한 제어

### 1.3 전기적사양

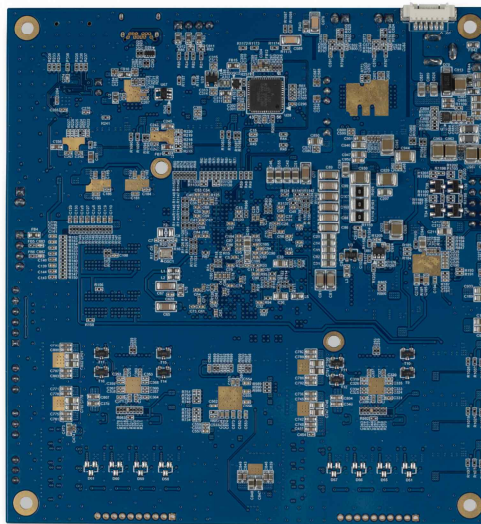
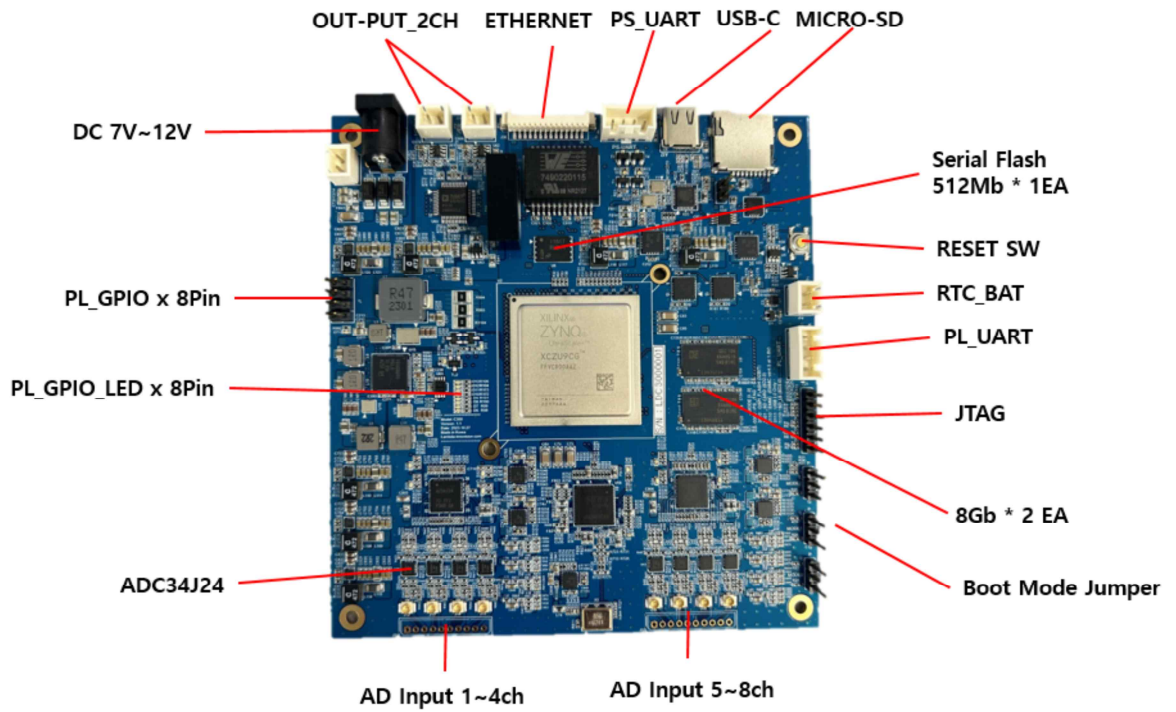
- 12V 3A DC 2.0ø 콘넥터 사용
- 0.85V FPGA CORE 전원
- 1.2V DDR4 메모리 전원
- 3.3V, 1.8V Fixed I/O 전원

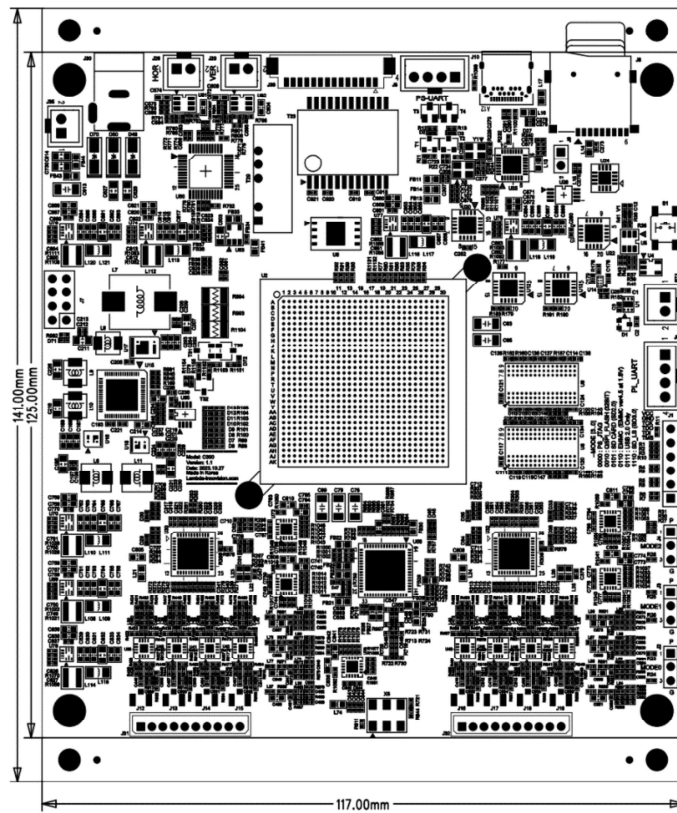
### 1.4 제품구성

구 분	수 량	비 고
FPGA EVM보드	1	
제품 설명서	1	

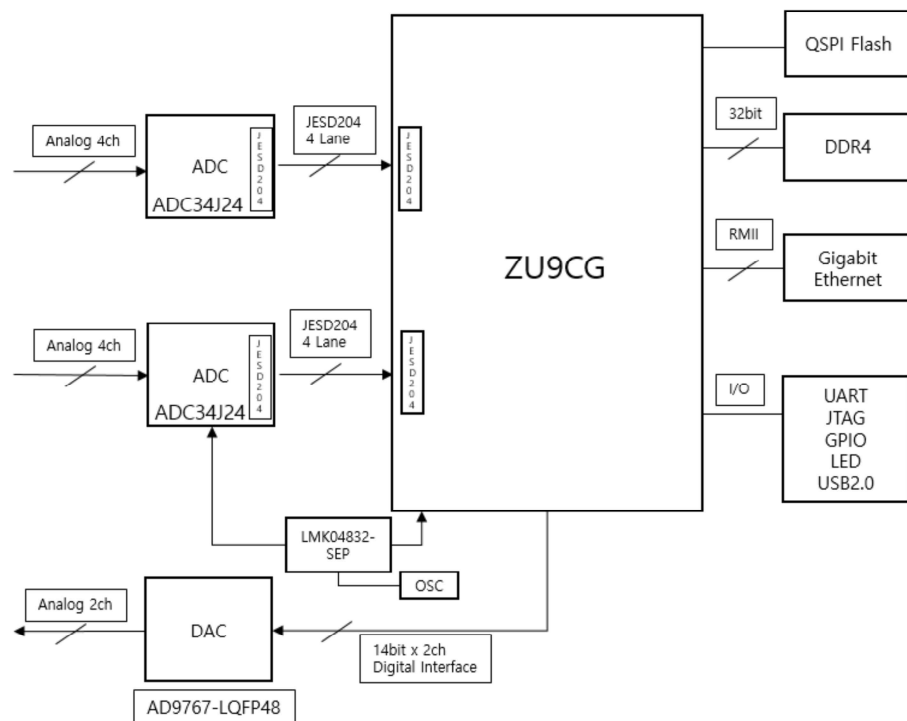
## 2. 보드 구성도

### 2.1 보드 사진





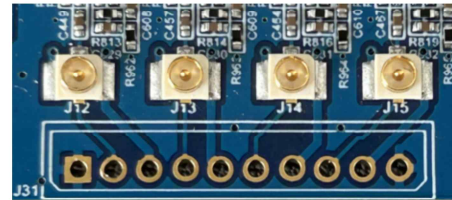
## 2.2 보드 블록도



### 3. H/W 회로 설명

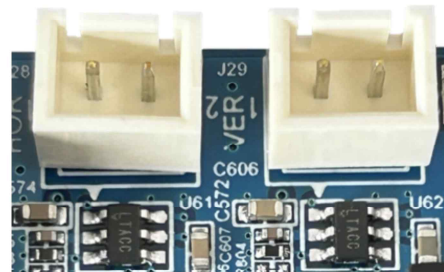
#### 3.1 ADC 회로

- ADC34J24 12bit 4채널 160MSPS
- JESD204B 지원
- 1.8V I/O, 전원
- VQFN-48 Pin (7 x 7mm)
- FPGA내 BANK 228,229 핀과 연결



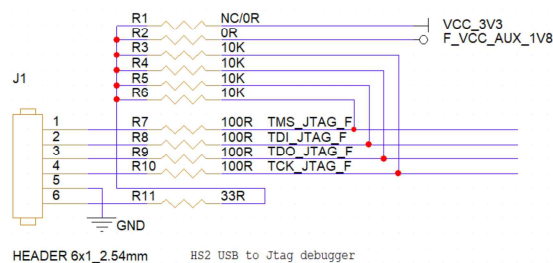
#### 3.2 DAC 회로

- AD9767 14bit 2채널 125MSPS
- 14bit Dual Digital Interface 지원
- 3.3V I/O, 전원
- LQFP-48 Pin (7 x 7 mm)
- FPGA내 BANK 47,48 핀과 연결



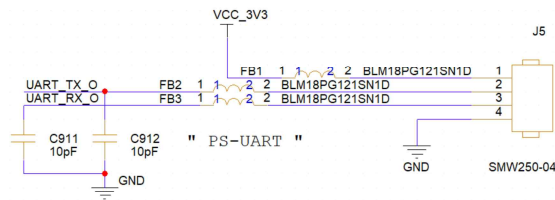
#### 3.3 JTAG 회로

- Xilinx Zynq FPGA 지원 Tool 사용
- JTAG-HS2 Interface 6pin 지원
- 1.8V 사용

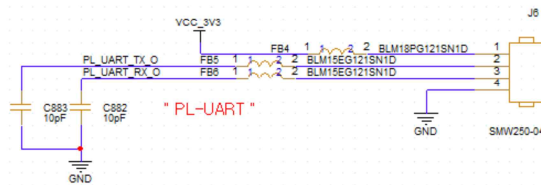


### 3.4 Serial Port 회로

- FPGA 내 PS Block의 UART 회로 사용
- Serial 통신 포트로 Program 구현으로 RX TX 기능 사용함

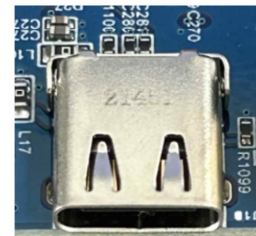


- FPGA 내 PL Block의 PIN UART회로 사용
- Serial 통신 Logic 회로 구현시 사용 가능함



### 3.5 USB 회로

- USB3320C USB2.0 ULPI Interface 사용
- Slave Mode 사용
- FPGA 내 PS Block Bank 502 핀과 연결
- 3.3V, 1.8V 전원
- USB C-Type 콘넥터 사용



### 3.6 MicroSD 회로

- TF-5010-01 콘넥터 사용
- FPGA 내 PS Block Bank 501 핀과 연결
- 3.3V, 1.8V 전원
- Push-Push 카드 Type





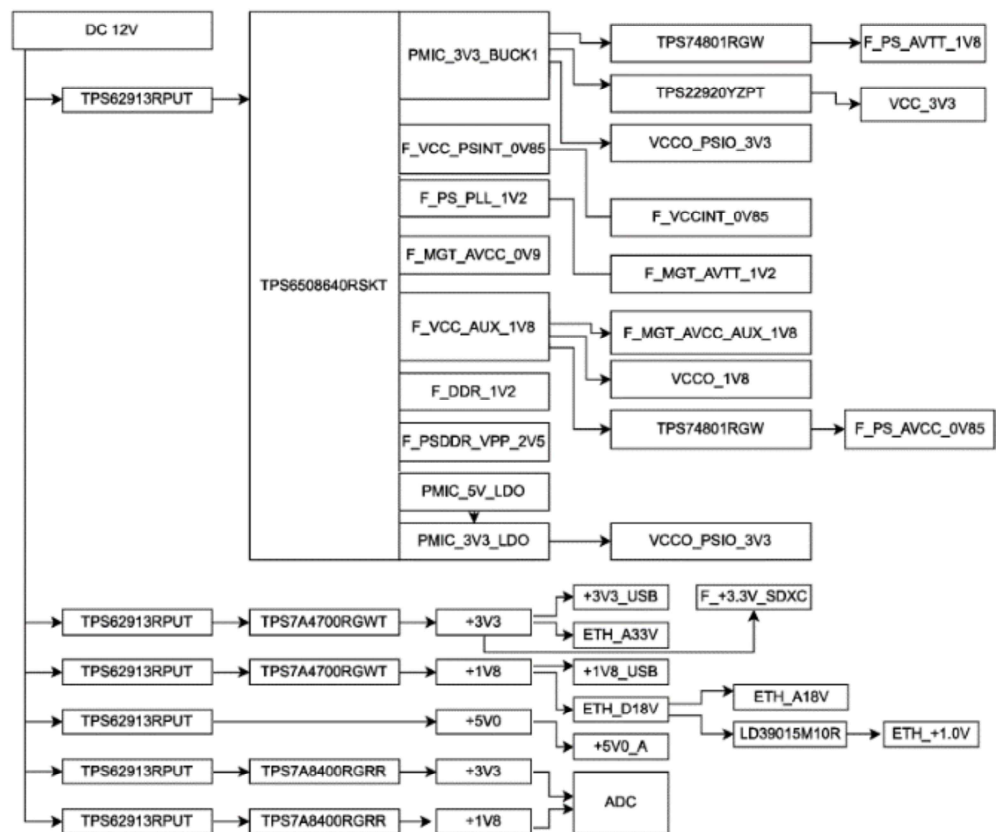
### 3.7 Ethernet 회로

- Marvell 88E1512 채택
- 10/100/1000Mbps Ethernet Transceiver
- FPGA 내 PS Block Bank 502 핀과 연결
- 1.8V 전원



### 3.8 전원회로

- 전원입력 DC 12V , 3A
- 보드의 전원 블록도



### 3.9 콘넥터 핀 사양

J1	JTAG	PIN1	TMS
		PIN2	TDI
		PIN3	TDO
		PIN4	TCK
		PIN5	GND
		PIN6	VCC_1V8
J2	BOOT_MODE0	PIN1	P_1V8
		PIN2	PS_MODE0
		PIN3	GND
J3	BOOT_MODE1	PIN1	P_1V8
		PIN2	PS_MODE1
		PIN3	GND
J4	BOOT_MODE2	PIN1	P_1V8
		PIN2	PS_MODE2
		PIN3	GND
J5	PS_UART	PIN1	VCC_3V3
		PIN2	PS_UART_TX
		PIN3	PS_UART_RX
		PIN4	GND
J6	PL_UART	PIN1	VCC_3V3
		PIN2	PL_UART_TX
		PIN3	PL_UART_RX
		PIN4	GND
J7	Digital IO	PIN1	HD_IO_01
		PIN2	HD_IO_00
		PIN3	HD_IO_03
		PIN4	HD_IO_02
		PIN5	HD_IO_05
		PIN6	HD_IO_04
		PIN7	HD_IO_07
		PIN8	HD_IO_06

		PIN9	GND
		PIN10	VCC_3V3
J8	MICRO SD	PUSH	MICRO SD
J10	USB	USB	C-TYPE
J28	DAC_OUT1	PIN1	DAC_OUT1
		PIN2	GND
J29	DAC_OUT2	PIN1	DAC_OUT2
		PIN2	GND
J30	DC 전원	2ø	12V
J31	AD_IN	PIN1	GND
		PIN2	AD_IN_1
		PIN3	GND
		PIN4	AD_IN_2
		PIN5	GND
		PIN6	AD_IN_3
		PIN7	GND
		PIN8	AD_IN_4
		PIN9	GND
		PIN10	GND
J32	AD_IN	PIN1	GND
		PIN2	AD_IN_5
		PIN3	GND
		PIN4	AD_IN_6
		PIN5	GND
		PIN6	AD_IN_7
		PIN7	GND
		PIN8	AD_IN_8
		PIN9	GND
		PIN10	GND
J35	FAN 전원	PIN1	12V
		PIN2	GND
J36	ETHERNET	PIN1	PHY1x_MDI3_N
		PIN2	PHY1x_MDI3_P

		PIN3	PHY1x_MDI2_N
		PIN4	PHY1x_MDI2_P
		PIN5	PHY1x_MDI1_N
		PIN6	PHY1x_MDI1_P
		PIN7	PHY1x_MDI0_N
		PIN8	PHY1x_MDI0_P
		PIN9	GND
		PIN10	LED_GREEN_K
		PIN11	LED_YELLOW_K
		PIN12	PHY1x_LED0
		PIN13	PHY1x_LED1
		PIN14	GND_EARTH